

## Patent Abstracts of Japan

PUBLICATION NUMBER : 10163218  
PUBLICATION DATE : 19-06-98

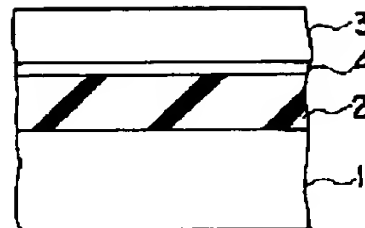
APPLICATION DATE : 28-11-96  
APPLICATION NUMBER : 08317702

APPLICANT : NKK CORP;

INVENTOR : YAHANO TAKASHI;

INT.CL. : H01L 21/322 H01L 21/265 H01L 21/762  
H01L 27/12

TITLE : SEMICONDUCTOR SUBSTRATE AND  
ITS MANUFACTURE



ABSTRACT : PROBLEM TO BE SOLVED: To prevent generation of leakage current, by stabilizing movable ions existing in a buried oxide film formed in an SOI(silicon on insulator) substrate.

SOLUTION: A buried oxide film 2 is composed of silicon oxide ( $\text{SiO}_2$ ) which is formed in a desirable depth by using SIMOX technique and has a specific thickness. Chlorine ions are implanted in the oxide film 2, and an Cl trap layer 4 is formed by heat treatment. By the Cl trap layer 4, movable ions generated in buried oxide film 2 are captured and inactivated or passivated.

COPYRIGHT: (C) JPO



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-163218

(43)公開日 平成10年(1998)6月19日

(51)Int.Cl.<sup>6</sup>

識別記号

F I

H 0 1 L 21/322

H 0 1 L 21/322

J

21/265

27/12

E

21/762

21/265

J

27/12

21/76

D

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21)出願番号

特願平8-317702

(71)出願人 000004123

日本鋼管株式会社

東京都千代田区丸の内一丁目1番2号

(22)出願日

平成8年(1996)11月28日

(72)発明者 矢羽野 俊

東京都千代田区丸の内一丁目1番2号 日

本鋼管株式会社内

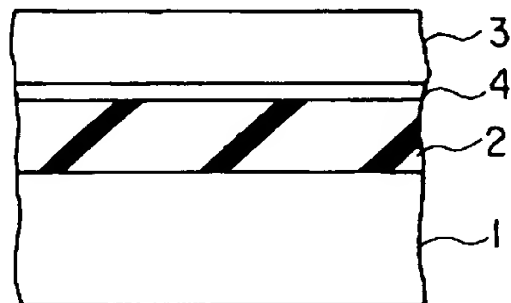
(74)代理人 弁理士 長谷川 和音

(54)【発明の名称】 半導体基板とその製造方法

(57)【要約】

【課題】従来技術によるSOI基板における埋め込み酸化膜とシリコン基板の界面にリンガラス層を形成して回路素子を安定化させる場合、形成される位置が製造装置の再現性や変動に影響を受けやすく、素子形成領域のシリコン層にリンが拡散すると、シリコン層の物性に变化を与え制御が出来なくなる。

【解決手段】本発明は、SIMOX技術により所望の深さで所定厚に形成されたシリコン酸化物(SiO<sub>2</sub>)からなる埋め込み酸化膜2内に、塩素イオンをイオン注入し熱処理を施してCITラップ層4を形成し、このCITラップ層4により、埋め込み酸化膜2中に発生する可動イオンを捕獲し、不活性化若しくは不動感化するSOI基板とその製造方法である。



1

## 【特許請求の範囲】

【請求項1】 シリコン半導体基板と、前記シリコン半導体基板の表面から所望の深さで所定厚に形成されたシリコン酸化（ $\text{SiO}_2$ ）膜からなる埋め込み酸化膜と、前記埋め込み酸化膜上で回路素子を形成するための領域となる素子形成シリコン層と、で積層形成するSOI（Silicon-On-Insulator）基板において、前記埋め込み酸化膜中に形成され、該埋め込み酸化膜中に発生した可動イオンを捕獲し、不活性化若しくは不動態化させる、塩素イオンをイオン注入して形成されたC1トラップ層を具備することを特徴とする半導体基板。

【請求項2】 シリコン半導体基板の表面から、酸素イオンをイオン注入して、前記表面から所望の深さで所定厚に形成されたシリコン酸化（ $\text{SiO}_2$ ）膜からなる埋め込み酸化膜内に、塩素イオンをイオン注入してC1トラップ層を形成し、該埋め込み酸化膜中に発生した可動イオンを捕獲して、不活性化若しくは不動態化させる、SOI基板を製造することを特徴とする半導体基板製造方法。

【請求項3】 シリコン半導体基板の表面上から酸素イオンをイオン注入する工程と、窒素（ $\text{N}_2$ ）ガス雰囲気中で、熱処理を施し、前記イオン注入された領域に埋め込み酸化膜を形成させる工程と、前記埋め込み酸化膜内に塩素イオンをイオン注入する工程と前記塩素イオンをイオン注入した後、窒素ガス雰囲気中で熱処理を施し、トラップ層を形成させる工程とにより、前記埋め込み酸化膜中に発生した可動イオンを捕獲して、不活性化若しくは不動態化させる、SOI基板を製造することを特徴とする半導体基板製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、SOI（Silicon-On-Insulator）構造に形成された半導体基板に係り、特にSIMOX（Separation by Implanted Oxygen）技術により製造された酸化膜中の可動イオンの安定化を図る半導体基板とその製造方法に関する。

## 【0002】

【従来の技術】一般に、半導体装置への低消費電力化や高速化の要求により半導体基板の製造技術として、SOI技術（SOI構造）で形成された半導体基板が知られている。このSOI技術としては、鏡面状態の基板どうしを貼り合わせた後、熱処理を施して接着する貼り合わせ技術と、シリコン半導体（Si）基板に酸素イオンをイオン注入して形成するSIMOX技術がある。

【0003】このSIMOX技術により作製されたSIMOX基板は、例えば、Si基板に酸素イオンを高加速エネルギーでイオン注入した後、高温アニール処理を施して形成される。この酸素イオンの注入により、Si基板のある深さに形成されたシリコン酸化膜（ $\text{SiO}_2$ 膜）

2

内に、何等かの原因でナトリウム（Na）が混入すると、ナトリウムイオンが発生する。このNaイオンの様な可動イオン（活性化されたイオン）が存在するSi基板にトランジスタ等の能動若しくは回路素子を形成した場合には、 $\text{SiO}_2$ 層とSi基板との界面において、リーク電流が発生する恐れがあった。

【0004】このようなリーク電流を防止する技術として、例えば、特開平4-75379号公報には、SIMOX基板の製造工程で、Si基板と $\text{SiO}_2$ 膜との界面にリン（燐）イオンを打ち込み、リンガラスを形成して、Naイオンを安定化させる技術が提案されている。

【0005】図5には、この技術により形成された半導体基板の断面を示す。

【0006】この半導体基板は、Si基板11の表面から酸素イオンを打ち込み、Si基板11の任意の深さに所定厚の $\text{SiO}_2$ 膜からなる埋め込み酸化膜13を形成し、表面から回路素子を形成するためのSi層14、埋め込み酸化膜13、Si基板11の三層構造を形成する。さらに、表面側からリンイオンを打ち込み、Si基板11と埋め込み酸化膜13の界面にリンガラス層12を形成する。

【0007】このリンガラス層12を介在させることで、 $\text{SiO}_2$ 膜中に発生したNaイオンを安定させて、リーク等の問題を解決している。

## 【0008】

【発明が解決しようとする課題】前述した特開平4-75379号公報で提案されているリンガラスを用いて、Naイオンの安定を図る技術においては、リンガラス層12を $\text{SiO}_2$ 膜13とSi基板11との界面に形成しなくてはならない。従って、リンイオンを打ち込むイオン注入の加速エネルギーを正確に制御しないと、形成される深さがズレる恐れがある。また、注入後に行われる熱処理の温度においても同様に、適正な制御が必要である。実際の製造装置では、ある設定値に対して、再現性や変動に許容範囲を持っており、必ずしもユーザによる設定値が正確に維持されていない場合がある。

【0009】しかし、このイオン注入の加速エネルギーや熱処理の温度の設定の制御や再現性が悪い場合には、リンガラス層の形成位置が形成されるべきSi基板と埋め込み酸化膜との界面からずれて、素子形成Si層14と埋め込み酸化膜13との界面側に形成されたり、リンが拡散したりする。特に、素子形成領域となるSi層14にリンが拡散して存在すると、素子形成Si層14の物性に変化を与え、制御が出来なくなる。

【0010】そこで本発明は、SOI基板内に形成された埋め込み酸化膜中に存在する可動イオンの安定化を図り、リーク電流の発生を防止する半導体基板とその製造方法を提供することを目的とする。

## 【0011】

【課題を解決するための手段】本発明は上記目的を達成

するために、シリコン半導体基板と、前記シリコン半導体基板の表面から所望の深さで所定厚に形成されたシリコン酸化 ( $\text{SiO}_2$ ) 膜からなる埋め込み酸化膜と、前記埋め込み酸化膜上で回路素子を形成するための領域となる素子形成シリコン層とで積層形成するSOI基板において、前記埋め込み酸化膜中に形成され、該埋め込み酸化膜中に発生した可動イオンを捕獲し、不活性化若しくは不動態化させるための塩素をイオン注入して形成されたC1トラップ層を備える半導体基板を提供する。

【0012】また、シリコン半導体基板の表面から、酸素イオンをイオン注入して、前記表面から所望の深さで所定厚に形成されたシリコン酸化 ( $\text{SiO}_2$ ) 膜からなる埋め込み酸化膜内に、塩素イオンをイオン注入してC1トラップ層を形成し、該埋め込み酸化膜中に発生した可動イオンを捕獲して不動態化させる、SOI基板を製造する半導体基板製造方法を提供する。

【0013】以上のような構成の半導体基板とその製造方法は、SIMOX技術により所望の深さで所定厚に形成されたシリコン酸化物 ( $\text{SiO}_2$ ) からなる埋め込み酸化膜に、塩素イオンをイオン注入し熱処理を施して形成されたC1トラップ層により、埋め込み酸化膜中に発生する可動イオンを捕獲し、不動態化する。

【0014】

【発明の実施の形態】以下、図面を参照して本発明の実施形態について詳細に説明する。

【0015】図1には、本発明による半導体基板の断面構造を示し説明する。

【0016】この半導体基板は、シリコン半導体 (Si) 基板1上にSIMOX技術により、所望の深さで所定厚に形成されたシリコン酸化 ( $\text{SiO}_2$ ) 膜からなる埋め込み酸化膜2と、トランジスタ等の回路素子を形成するための領域となる素子形成シリコン (Si) 層3と、埋め込み酸化膜2中に本発明の特徴となる塩素をイオン注入して形成するC1トラップ層4とで構成されている。

【0017】このC1トラップ層4を形成することにより、埋め込み酸化膜2中に発生したNa等の可動イオンをC1イオンが捕獲し、不動態化させることが出来る。

【0018】特に、このC1トラップ層4の形成位置は、埋め込み酸化膜2中に発生した例えば、Naイオン等の可動イオンを捕獲すればよいので、図示するような素子形成Si層3と埋め込み酸化膜2との界面の位置に限定されるものではなく、素子形成Si層3の界面からSi基板1の界面までの間の埋め込み酸化膜2中に形成されればよい。

【0019】図2に示す半導体基板の製造工程を参照して、この半導体基板の形成方法について説明する。

【0020】まず、図2 (a) に示すように、SIMOX技術を用いて、Si基板1の表面上から酸素イオン $\text{O}^+$ を例えば、加速エネルギー150keV、ドーズ量1.2

$\times 10^{18} \text{ ions/cm}^2$ でイオン注入する。その後、図2 (b) に示すように、窒素 ( $\text{N}_2$ ) ガス雰囲気中で、1150℃の2時間に渡る熱処理を施し、埋め込み酸化膜2を形成する。このSIMOX技術により、Si基板1、埋め込み酸化膜2及び素子形成Si層3の積層構造のSOI基板が形成される。

【0021】次に、図2 (c) に示すように、埋め込み酸化膜2と素子形成Si層3との界面に前記C1トラップ層4を形成する場合には、塩素イオン $\text{Cl}^-$ を加速エネルギー335keV、ドーズ量 $5.1 \times 10^{16} \text{ ions/cm}^2$ でイオン注入する。そして、図2 (d) に示すように、このイオン注入した後、前述したと同様な窒素 ( $\text{N}_2$ ) ガス雰囲気中で、1150℃の2時間に亘る熱処理を施し、C1トラップ層4を形成する。

【0022】この様に形成されたC1トラップ層4により、外部からの混入等で埋め込み酸化膜2に発生したNaイオンを捕獲し、不活性化若しくは不動態化する。

【0023】また前述したように、図3に示す埋め込み酸化膜2とSi基板1との界面にC1トラップ層4を形成する場合には、塩素イオン $\text{Cl}^-$ を加速エネルギー355keV、ドーズ量 $4.1 \times 10^{16} \text{ ions/cm}^2$ でイオン注入する。

【0024】さらに、図4に示す埋め込み酸化膜2の厚さの中心位置にC1トラップ層4を形成する場合には、塩素イオン $\text{Cl}^-$ を加速エネルギー345keV、ドーズ量 $4.0 \times 10^{16} \text{ ions/cm}^2$ でイオン注入する。

【0025】以上説明したように本実施形態によれば、SIMOX技術により形成したSOI基板において、Naイオン等の可動イオンを捕獲し、不動態化するC1トラップ層4は、埋め込み酸化膜中に形成すればよいので、界面近傍に形成するという従来のような制限は無く、形成条件が比較的緩やかになり、ある程度の許容範囲がある。従って、従来技術によるリンガラス層形成のように、イオン注入や熱処理温度に対する厳しい条件や再現性に影響されることなく、Naイオン等の可動イオンを捕獲して、不動態化するトラップとして機能する層を形成でき、可動イオンの安定化を実現し、回路素子形成の際のリーク電流発生の問題を解決することが出来る。

【0026】

【発明の効果】以上詳述したように本発明によれば、SOI基板内に形成された埋め込み酸化膜中に存在する可動イオンの安定化を図り、リーク電流の発生を防止する半導体基板とその製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明による半導体基板の断面構造を示す図である。

【図2】本実施形態における半導体基板の製造工程を示す図である。

【図3】埋め込み酸化膜とSi基板との界面にC1トラ

ップ層を形成する場合の半導体基板の断面構造を示す図である。

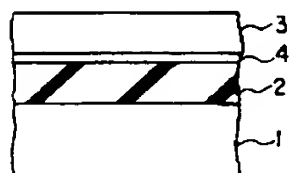
【図4】埋め込み酸化膜の中心にC1トラップ層を形成する場合の半導体基板の断面構造を示す図である。

【図5】従来技術により形成されたリンガラス層を有する半導体基板の断面構造を示す図である。

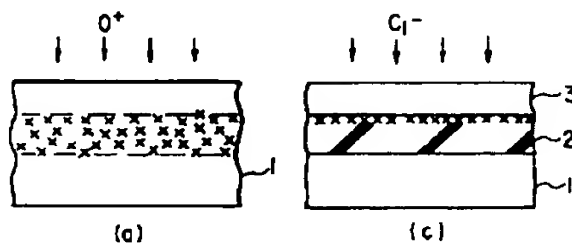
# 【符号の説明】

- 1、11…シリコン半導体（Si）基板
- 2、13…埋め込み酸化膜
- 3、14…素子形成シリコン（Si）層
- 4…C1トラップ層
- 12…リンガラス層

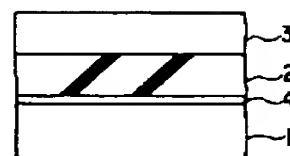
【図1】



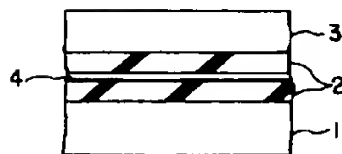
【図2】



【図3】



【図4】



【図5】

